

H19/A04 IV族半導体量子ドットの価電子制御とMOSメモリへの応用(1節 共同プロジェクト研究の理念と概要, 第4章 共同プロジェクト研究)

雑誌名	東北大学電気通信研究所研究活動報告
巻	15
ページ	132-133
発行年	2009-08
URL	http://hdl.handle.net/10097/48395

IV 族半導体量子ドットの価電子制御と MOS メモリへの応用

[1] 組織

代表者：宮崎 誠一

(広島大学大学院先端物質科学研究科)

対応者：室田 淳一

(東北大学電気通信研究所)

分担者：村上 秀樹

(広島大学大学院先端物質科学研究科)

室田 淳一

(東北大学電気通信研究所)

櫻庭 政夫

(東北大学電気通信研究所)

研究費：物件費 27.8 万円，旅費 41.4 万円

[2] 研究経過

「だれもが安全に安心して使える先進的なグローバル・ユビキタス情報通信」の実現、すなわち情報通信技術の高度化には、情報処理デバイスのメインストリームであるシリコン系 MOS デバイスの高性能化・高機能化が必須課題となっている。

本共同プロジェクト研究では、シリコン系 MOS デバイスの機能レベルでの進化を目的として、シリコン系量子ドットで発現する特異性・機能性を活用した MOS デバイスの開発に向け、量子ドットの電子帯構造および帯電特性を制御するための基礎研究を推進した。

本年度は、Si 系量子ドットの高密度立体集積構造および一次元配列構造で発現する特徴的な電荷移動と荷電分布を応用したフローティングゲート型機能メモリデバイス開発の鍵となる Si 量子ドットの超高密度形成に取り組んだ。具体的には、Si₂H₆-LPCVD 直前に OH 終端した Si 熱酸化膜表面に室温で GeH₄ ガス分子を吸着・反応させることで、均一サイズの Si 量子ドットを高密度形成する技術を確立するとともに、GeH₄ 総暴露量がドット密度に及ぼす影響を定量的評価した。

また、本共同プロジェクト研究の推進するために、東北大学にて実験打ち合わせを 2 度実施し、共同研

究分担体制を築くと共に、一部の成果を本プロジェクト対応者の室田 淳一教授が中心的に組織・運営した 4th Int. SiGe Technology and Device Meeting (5 月 11–14 日, Hsinchu, Taiwan) および 4th Int. Workshop in New Group IV Semiconductor Nanoelectronics (9 月 25–27 日, 東北大学) での講演や意見・情報交換を通じて、関連分野の第一線で活躍している国内外の研究者との連携ネットワーク作りが着実に進展した。

[3] 成果

(3-1) 研究成果

これまでに、SiH₄-LPCVD 反応の初期制御によりシリコン熱酸化膜上に Si 量子ドットを形成する場合、LPCVD 直前に酸化膜表面に希釈 HF 処理、あるいはリモート水素プラズマ処理を施し、OH 終端することでドット密度を 10¹¹cm⁻² 以上に増加できることを明らかにしている[1, 2]。本研究では、LPCVD 直前の OH 終端 SiO₂ 表面への GeH₄ ガス暴露が Si 量子ドットの核形成密度に及ぼす影響を調べた。

p-Si(100)基板上に 1000°C、2%O₂ で膜厚~3.6nm の SiO₂ を形成後、0.1%HF 処理により SiO₂ 表面を OH 終端し、その後、室温で He 希釈 10%GeH₄ ガスに暴露した。圧力、暴露時間はそれぞれ 0.2–100Torr、1.0–10min で変化させた。その後、同一チャンパー内で Si₂H₆-LPCVD(400°C)により Si 量子ドットを自己組織化形成した[3, 4]。

GeH₄ ガス暴露の有無それぞれの場合において、Si₂H₆-LPCVD による Si 量子ドット形成後に AFM 測定した典型的な表面形状像を図 1 に示す。GeH₄ 暴露しなかった場合、ドット面密度は~3.0x10¹¹cm⁻² であるのに対し、GeH₄ 暴露することで、約 40 倍のドット面密度(~1.2x10¹³cm⁻²)に達することが分かる。表面 OH 終端していない as-grown SiO₂ に同条件で GeH₄ 暴露後、ドット形成した場合は、ドット密度は~10¹⁰cm⁻² 程度であった。また、GeH₄ 暴露後の SiO₂ 表面ラフネスは SiO₂ と同程度(0.15nm)であることも確認している。表面形状像からドットの高さ分布を求めた結果(図 2)、GeH₄ 暴露した場合のドット高さの平均値および半値幅は、それぞれ、1.8nm および 0.8nm であり、GeH₄ 暴露しない場合と比べて平均高さおよび半値幅は、いずれも約 1/3 程度に減少しており、高密度化によるサイズの均一化が示唆される。これ

らの結果は、表面 OH 終端表面への GeH_4 ガス分子の吸着・反応により、核形成サイトが大幅に増加した結果として理解できる。また、ドット密度の GeH_4 圧力依存性および暴露時間依存性を調べた結果、ドット密度は、総 GeH_4 暴露量に比例して増大することが分かった。この結果は、 GeH_4 と Si-OH 結合間の表面反応が初期核形成の重要な要因であることを示唆している。

Si 系量子ドットの高密度一次元配列の実現に向け、 SiO_2 微細パターンを使った実験において、表面 OH 終端した SiO_2 ラインパターン上に選択的に SiGe 量子ドットが一次元配列形成できることも明らかにした[5]。さらには、あらかじめ形成した Si 量子ドット上に極薄金属膜を形成した後、リモート H_2 プラズマ処理を室温で施すことにより、シリサイドナノドットを形成する技術を確立した[6-8]。

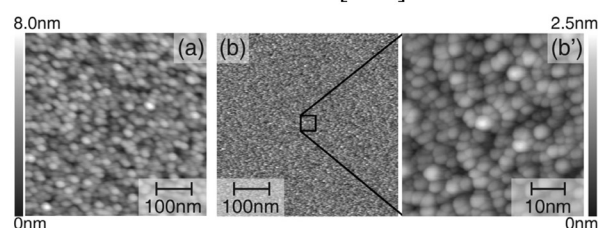


図1 GeH_4 暴露なし(a)および、暴露あり(b)の OH 終端 SiO_2 上に形成した Si 量子ドットの表面形状像。
 GeH_4 暴露は、室温、100Torr で 10 分間行った。

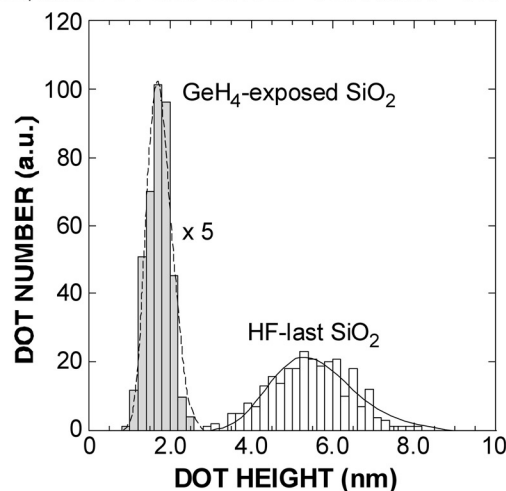


図2 図1の表面形状像から見積もったドットの高さ分布

参考文献

- [1] S. Miyazaki, et al., "Control of Self-Assembling Formation of nanometer Silicon Dots by Low Pressure Chemical Vapor Deposition", Thin Solid Films 369 (2000) 55.
- [2] K. Makihara, et al., "Control of the Nucleation Density of Si Quantum Dots by Remote Hydrogen Plasma Treatment", Appl. Surf. Sci., 244 (2005) 75-78.
- [3] K. Makihara, et al., "Nucleation Control for High

Density Formation of Si-based Quantum Dots on Ultrathin SiO_2 ", ECS Trans., 16 (2008) 255-260.

- [4] K. Makihara, et al., "Formation of Ultra High Density Si-based Quantum Dots on Ultrathin SiO_2 ", 4th Int. Workshop in New Group IV Semiconductor Nanoelectronics, pp. 37-38, Sendai, Sep., 2008.
- [5] K. Makihara, et al., "Selective Growth of Self-Assembling Si and SiGe Quantum Dots", 4th Int. SiGe Tech. and Device Meeting, pp. 147-148, Hsinchu, Taiwan, May, 2008.
- [6] K. Makihara, et al., "Self-Assembling Formation of Nanodots on SiO_2 Induced by Remote H_2 -plasma Treatment and Their Electrical Charging Characteristics", Jpn. J. of Appl. Phys., 47 (2008) 3099-3102.
- [7] K. Makihara, et al., "Electronic Charged States of Pt-silicide Nanodots as Evaluated by Using an AFM/Kelvin Probe Technique", Trans. of MRS of Japan, 2009 (in press).
- [8] S. Miyazaki, et al., "Formation of Metal Silicide Nanodots on Ultrathin SiO_2 for Floating Gate Application", E-MRS 2008 Fall Meeting, pp.66-67, Warszawa, Poland, Sep., 2008.

(3-2) 波及効果と発展性

上述した GeH_4 ガス吸着制御がドット密度に及ぼす影響を定量評価した結果に基づいて、超高密度 Si 量子ドットのサイズ・形状を制御する指針が得られた。さらに、作成した超高密度 Si 量子ドット層間での電荷輸送や荷電状態制御に関する知見も得られつつある。今後の研究展開として、前年度の Ge コアへの局所ドーピングが価電子特性に及ぼす影響を定量評価した結果に基づいて、超高密度 Si 量子ドットへの不純物添加 Ge コアの導入により、正孔に対する深いポテンシャル井戸やキャリアを導入することで、電荷保持ノードとしての機能向上が期待できる。さらには、それらの積層構造を作成し、Ge コアへの局所ドーピングが量子ドット積層構造内の荷電状態・分極特性に及ぼす影響の定量化により、量子ドットフローティング MOS メモリ設計指針が得られると期待できる。

本共同プロジェクト研究をベースとした国際連携ネットワークについては、2009 年度に開催予定の 3 つの国際会議、6th Int. Conf. on Silicon Epitaxy and Heterostructures (May 17-22, Los Angeles, California, USA), 1st Int. Workshop on Si based nano-electronics and -photonics (Sep. 20-23, Vigo, Spain) および 5th Int. Workshop in New Group IV Semiconductor Nanoelectronics (東北大学) を通して (いずれの国際会議にも、研究代表者がプログラム委員として参画)、さらなる連携強化を進めるので、関連分野の発展にも貢献できると期待される。